

(12)特許協力条約に基づいて公開された国際出願

(19)世界知的所有権機関  
国際事務局



(43)国際公開日  
2005年9月15日 (15.09.2005)

PCT

(10)国際公開番号  
WO 2005/086553 A1

(51)国際特許分類<sup>7</sup>: H05K 3/46

(21)国際出願番号: PCT/JP2005/003562

(22)国際出願日: 2005年2月24日 (24.02.2005)

(25)国際出願の言語: 日本語

(26)国際公開の言語: 日本語

(30)優先権データ:  
特願2004-059267 2004年3月3日 (03.03.2004) JP

(71)出願人(米国を除く全ての指定国について): 三洋電機株式会社 (SANYO ELECTRIC CO., LTD.) [JP/JP]; 〒570-8677 大阪府守口市京阪本通二丁目5番5号 Osaka (JP).

(72)発明者: および

(75)発明者/出願人(米国についてのみ): 中村 岳史

(NAKAMURA,Takeshi) [JP/JP]; 〒379-2235 群馬県伊勢崎市三室町5947-22 Gunma (JP). 伊藤克実 (ITO,Katsumi) [JP/JP]; 〒370-0533 群馬県邑楽郡大泉町仙石3-25-1 大利根寮1号館405号室 Gunma (JP).

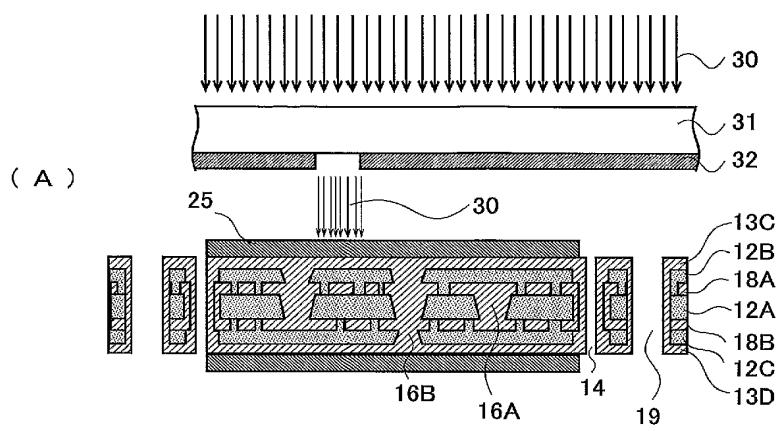
(74)代理人: 岡田 敬 (OKADA,Kei); 〒373-0842 群馬県太田市細谷町170-1 Gunma (JP).

(81)指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

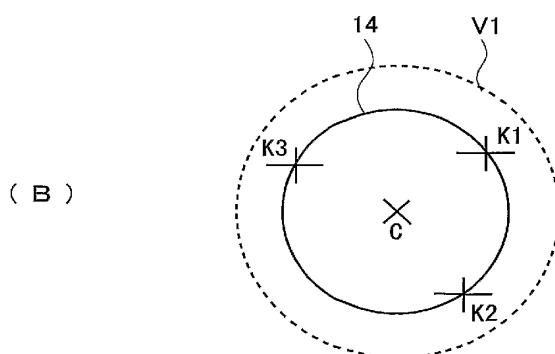
[続葉有]

(54)Title: MULTILAYER BOARD MANUFACTURING METHOD

(54)発明の名称: 多層基板の製造方法



(57)Abstract: A multilayer board manufacturing method is provided for suppressing relative misalignment between layers and accurately forming a position of a part for electrically connecting the layers. The method is provided for manufacturing a multilayer board wherein wiring layers (18) formed by patterning a conductive film (13) are stacked through an insulating film (12). A confirming hole (14) is provided on the conductive film (13) stacked first, and after confirming the position of the confirming hole (14), wiring layers (18) of a second layer and the subsequent layers are patterned. Furthermore, a connecting part for connecting the wiring layers is formed by using the confirming hole.



(57)要約: 層同士の相対的な位置のズレを抑止し、層同士を電気的に接続する部位の位置を精度良く形成する多層基板の製造方法を提供する。本形態の多層基板の製造方法は、導電膜(13)をパターンングすることで形成された配線層(14)が絶縁膜(12)を介して積層される多層基板の製造方法において、最初に積層される導電膜(13)に確認孔(14)を設け、この確認部(14)の位置を認識してから、2層目以降の配線層(18)のパターンニングを行う構成にしている。更に、本形態では、この確認部を用いて、配線層同士を接続する接続部の形成を行う。

WO 2005/086553 A1



(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

規則4.17に規定する申立て:

— AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, UZ, VC, VN, YU, ZA, ZM,

ZW, ARIPO特許(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI特許(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)の指定のための出願し及び特許を与えられる出願人の資格に関する申立て(規則4.17(ii)) USのみのための発明者である旨の申立て(規則4.17(iv))

添付公開書類:

— 國際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

## 明細書

## 多層基板の製造方法

## 5 技術分野

本発明は多層基板の製造方法に関し、特に、各配線層同士の位置の精度を向上させることができる多層基板の製造方法に関する。

## 背景技術

10 電子機器の小型化および高機能化に伴い、その内部に収納される実装基板においては、多層配線構造が主流になっている。第9図を参照して、多層配線基板の製造方法の一例を説明する（特開2003-324263号公報参照）。

15 先ず、第9図（A）を参照して、樹脂等の絶縁性の材料から成る基材100の表面および裏面に第1の導電箔101Aおよび第2の導電箔101Bを密着させる。

次に、第9図（B）を参照して、第1の導電箔101Aおよび第2の導電箔101Bの選択的なエッチングを行うことにより、第1の配線層102Aおよび第2の配線層102Bを形成する。更に、絶縁層103Aを介して20 配線層を積層させ、第9図（C）に示すような、多層の配線構造を実現する。

ここで、接続部104は、各配線層同士を電機的に接続するための部位である。

しかしながら、上述した方法では、配線層同士の位置に誤差が生じてしまう問題があった。更に、層どうしを接続する接続部104を精度良く形成25 するのが困難である問題があった。今日では、小型および高機能化に対する要望が益々高くなっているため、パターンは益々微細になり、それに伴い層間を接続する接続部や、各配線層同士の位置精度には厳しい精度が要求

されている。

本発明は上述した問題点を鑑みて成されたものであり、本発明の主な目的は、層同士の相対的な位置のズレを抑止し、層同士を電気的に接続する接続部の位置を精度良く形成する多層基板の製造方法を提供することにある。

5

#### 発明の開示

本発明の多層基板の製造方法は、配線および／または電極から成る配線層が絶縁材料を介して複数層形成される多層基板の製造方法において、第1層目の配線層に確認部を設け、第2層目以降の配線層を形成する際に、前記10 第1層目の確認部を基準にしてパターニングすることを特徴とする。

更に本発明の多層基板の製造方法は、絶縁材料から成るコア部の両側に、配線および／または電極から成る配線層が絶縁され複数層形成される多層基板の製造方法において、前記コア部の少なくとも一方の面に形成された第1層目の配線層に確認部を設け、第2層目以降の配線層を形成する際に、前記15 第1層目の確認部を基準にしてパターニングすることを特徴とする。

更に本発明の多層基板の製造方法は、シート状の絶縁材料から成るコア部の両側に、配線および／または電極から成る配線層が絶縁され複数層形成される多層基板の製造方法において、前記コア部の両面に形成された第1層目の配線層を一部含み、コア部に対して垂直に貫通した確認部を設け、第2層目以降の配線層を形成する際に、前記第1層目の確認部を基準にしてパターニングすることを特徴とする。

更に本発明の多層基板の製造方法は、確認部を基準として活用する時は、確認部の上層に形成されている絶縁材料および配線層は、取り除かることを特徴とする。

25 更に本発明の多層基板の製造方法は、前記確認部は、上方から見て円形であることを特徴とする。

更に本発明の多層基板の製造方法は、基準となる前記配線層の位置を、

X線を用いて認識することを特徴とする。

更に本発明の多層基板の製造方法は、コアとなる第1の絶縁膜の両主面に第1の導電膜が積層されたシートを用意する工程と、前記シートを貫通する円柱状の確認孔を穿設する工程と、前記確認孔を基準にして第1の接続部に対応する両前記第1の導電膜をエッチングし、露出した前記第1の絶縁膜を取り除いて第1の貫通孔を設ける工程と、前記第1の貫通孔および前記両第1の導電膜の表面に導電皮膜を形成する工程と、前記確認孔を基準にして、前記両第1の導電膜をパターニングして第1の配線層を形成する工程と、前記シートの両面に第2の絶縁膜を介して第2の導電膜を形成する工程と、前記確認孔を露出し、第2の接続部に対応する前記第2の導電膜をエッチングし、露出した前記第2の絶縁膜を取り除いて第2の貫通孔を設ける工程と、前記第2の貫通孔および前記両第2の導電膜に導電被膜を形成する工程と、前記確認孔を基準にして第2の導電膜をパターニングして第2の配線層を形成する工程とを有することを特徴とする。

更に本発明の多層基板の製造方法は、前記第2の導電膜の下に位置する前記確認孔は、X線を用いて認識することを特徴とする。

更に本発明の多層基板の製造方法は、前記確認孔を形成する第1の配線層は、開口部の周囲に鰐状に形成され、この鰐状の第1の配線層の内側にレーザーが照射されて、前記第2の絶縁膜が取り除かることを特徴とする。

20

#### 図面の簡単な説明

第1図（A）は、本発明の多層基板の製造方法を示す平面図であり、第1図（B）は、本発明の多層基板の製造方法を示す断面図であり、第1図（C）は、本発明の多層基板の製造方法を示す断面図であり、第1図（D）は、本発明の多層基板の製造方法を示す断面図であり、第1図（E）は、本発明の多層基板の製造方法を示す断面図であり、第1図（F）は、本発明の多層基板の製造方法を示す断面図であり、第2図（A）は、本発明の多層基板の製

造方法を示す平面図であり、第2図（B）は、本発明の多層基板の製造方法を示す断面図であり、第2図（C）は、本発明の多層基板の製造方法を示す断面図であり、第2図（D）は、本発明の多層基板の製造方法を示す断面図であり、第3図（A）は、本発明の多層基板の製造方法を示す平面図であり、  
5 第3図（B）は、本発明の多層基板の製造方法を示す断面図であり、第3図（C）は、本発明の多層基板の製造方法を示す断面図であり、第3図（D）は、本発明の多層基板の製造方法を示す断面図であり、第4図（A）は、本発明の多層基板の製造方法を示す断面図であり、第4図（B）は、本発明の多層基板の製造方法を示す断面図であり、第4図（C）は、本発明の多層基板の製造方法を示す概念図であり、第5図（A）は、本発明の多層基板の製造方法を示す平面図であり、第5図（B）は、本発明の多層基板の製造方法を示す断面図であり、第5図（C）は、本発明の多層基板の製造方法を示す断面図であり、第6図（A）は、本発明の多層基板の製造方法を示す断面図であり、第6図（B）は、本発明の多層基板の製造方法を示す概念図であり、  
10 第7図（A）は、本発明の多層基板の製造方法を示す平面図であり、第7図（B）は、本発明の多層基板の製造方法を示す断面図であり、第7図（C）は、本発明の多層基板の製造方法を示す断面図であり、第7図（D）は、本発明の多層基板の製造方法を示す断面図であり、第8図（A）は、本発明の多層基板の製造方法により製造された多層基板が採用された構造を説明する  
15 断面図であり、第8図（B）は、本発明の多層基板の製造方法により製造された多層基板が採用された構造を説明する断面図であり、第9図（A）は、従来の多層基板の製造方法を示す断面図であり、第9図（B）は、従来の多層基板の製造方法を示す断面図であり、第9図（C）は、従来の多層基板の製造方法を示す断面図である。  
20

配線とは、2層以上の配線構造を指し、多層配線を有する基板またはパッケージの為回路装置を実装する多層基板等が該当するものである。

本形態の多層基板の製造方法は、導電膜13をパターニングすることで形成された配線層14が絶縁膜12を介して積層される多層基板の製造方法において、最初に積層される導電膜13に確認孔14を設け、この確認孔14の位置を認識してから、2層目以降の配線層18のパターンニングを行う構成に成っている。更に、本形態では、この確認部を用いて、配線層同士を接続する接続部16の形成を行う。この詳細を下記にて説明する。

第1図を参照して、積層シート10に確認孔14を形成する工程を説明する。第1図(A)は本工程での積層シート10の平面図であり、第1図(B)から第1図(F)は各工程での積層シート10の断面図である。

第1図(A)と第1図(B)を参照して、本形態に用いる積層シート10の詳細を説明する。積層シート10は、コアとなる第1の絶縁膜12Aの両面に第1および第2の導電膜13A、13Bを密着させたものである。第1の絶縁膜12Aの材料としては熱可塑性樹脂または熱硬化性樹脂の何れかが選択される。そして、熱伝導性等が考慮されて、無機のフィラーが樹脂に混入されている。また、全体の強度を向上させるために、第1の絶縁膜12Aはガラスクロスを含むものでも良いし、ガラスクロスに無機フィラーが混入されているものでも良い。第1の絶縁膜12Aの膜厚は50ミクロン程度にすることができる。

第1および第2の導電膜13A、13Bの材料としては、銅を主材料とした金属を全般的に採用することができる。本形態では、圧延された銅箔を第1および第2の導電膜13A、13Bの材料として採用している。また、両導電箔の厚さは、10ミクロン程度でよい。また、両導電膜は、メッキ法、蒸着法またはスパッタ法で直接第1の絶縁膜12Aに被覆されたり、圧延法やメッキ法により形成された金属箔が貼着されても良い。

更に、第1図(A)を参照して、積層シート10の詳細を説明する。積

層シート10には1つの多層基板を構成する領域であるユニット11が複数個形成されている。ここでは、マトリックス状に配置された4つのユニット11が積層シート10に形成されている。ここではユニット11は、矩形の平面的形状を呈するが、他の形状のユニット11でもよい。

5 第1図(C)を参照して、積層シート10を貫通するよう確認孔14を設ける。この確認孔14は、2層目以降のパターニングを行う際に位置合わせを行うための確認部である。

更に、この確認孔14は、配線層13同士の電気的接続を行う接続部16の形成を行う際にも用いられる。この確認孔14の形成は、ドリルによる10削孔により行うことができる。更に、確認孔14の形成領域の両導電箔13をエッチングにより除去した後に、露出した絶縁膜をレーザーにより除去しても良い。本工程で形成される確認孔14の径は、例えば0.15mm程度である。

第1図(A)を参照して、確認孔14が形成される箇所の詳細を説明する。ここでは、各ユニット11の外側の近傍に確認孔14が形成されている。またユニット11毎に複数個の確認孔14を設けることにより、確認孔14を用いた位置合わせの精度をより向上させることが出来る。ここでは、ユニット11毎の4角付近に4つの確認孔14が設けられているが、この確認孔14の個数は任意である。例えば、ユニット14毎に2つずつの確認孔14を形成しても良い。また、1つの積層シート10に形成される確認孔14の個数は、2個から100個程度の範囲で変化させることも可能である。

第1図(D)を参照して、第1の導電膜13Aを部分的に除去することで、第1の絶縁膜12Aが露出する露出部15を形成する。ここではユニット11毎の内部に露出部15は形成される。この除去は、ユニット11毎に設けた確認孔14の外郭を認識し、それから中心点の位置を認識して行う。確認孔14の形状が円のため、円の大きさが違っていてもその中心が一致する。

第1図(E)を参照して、露出部15から露出する第1の絶縁膜12Aを除去することにより、貫通孔15Aを形成する。絶縁膜12Aの除去はレーザーを用いて行うことが出来る。このレーザーによる除去は、貫通孔15Aの底部に第2の導電膜13Bの表面が露出されるまで行う。ここで用いる  
5 レーザーとしては、炭酸ガスレーザーが好ましい。また、貫通孔15Aの底部に残査が有る場合は、過マンガン酸ソーダまたは過硫酸アンモニウム等でウエットエッチングを行い、この残査を除去する。

第1図(F)を参照して、メッキ処理を施すことにより、第1の導電膜13Aと第2の導電膜13Bとを電気的に接続する第1の接続部16Aを形成する。より具体的には、貫通孔15Aを含む第1の導電膜13Aの全面に、  
10 メッキ膜を形成することで、第1の接続部16Aを形成する。このメッキ膜は無電解メッキと電解メッキの両方で形成され、ここでは、無電解メッキにより約2μmのCuを少なくとも貫通孔15Aを含む第1の導電膜14Aの全面に形成する。これにより第1の導電膜13Aと第2の導電膜13Bとが  
15 電気的に導通するため、再度この両導電膜を電極にして電解メッキを行い、約20μmのCuをメッキする。これにより貫通孔15AはCuで埋め込まれ、第1の接続部16Aが形成される。なお、いわゆるフィリングメッキを行うと、貫通孔15Aのみを選択的に埋め込むことも可能である。またメッキ膜は、ここではCuを採用したが、Au、Ag、Pd等を採用しても良い。  
20 またマスクを使用して部分メッキを行うことで、貫通孔15Aの部分のみにメッキ膜を形成しても良い。

また、本工程により、確認孔14の内壁にもメッキ膜から成る金属膜17が形成される。この金属膜17は、確認孔14の内壁に均一な膜厚で形成される。従って、金属膜17の付着により、確認孔14の断面積は小さくなるものの、円形の断面形状は保持される。  
25

次に、第2図を参照して、積層シート10に更に導電膜13を積層させる工程を説明する。第2図(A)は本工程での積層シート10の平面図であ

り、第2図（B）から第2図（D）は各ステップでの積層シート10の断面図である。

第2図（B）を参照して、第1および第2の導電膜13A、13Bのエッティングを行うことにより、第1および第2の配線層18A、18Bを形成する。これは、エッティングレジストを用いて各導電膜を選択的にエッティングすることにより行う。本工程では、エッティングレジストの露光を行う際に、確認孔14の位置の認識を行って、積層シート10と露光マスクとの相対的な位置合わせを行っている。確認孔14のサイズが小さくなっても円形であるのでその中心点は前回の位置合わせと一致し、その中心点を認識して位置あわせする。

従って、精度良く位置合わせを行うことが出来る。更に、本工程では、X線で認識を行う為の認識部20もエッティングにより形成される。この認識部は、X線認識装置が認識できる形状なら四角、丸、十字等何でも良い。またその位置は、何処にあっても良いが、一般にはユニットの周囲である。

第2図（C）を参照して、次に、積層シート10の両主面に絶縁膜を介して導電膜を密着させる。具体的には、積層シート10の表面に第2の絶縁膜12Bを介して第3の導電膜13Cが積層される。そして、積層シート10の裏面には、第3の絶縁膜12Cを介して第4の導電膜13Dが積層される。これら導電膜13の積層は、真空プレスにより行うことが可能である。本工程にて、確認孔14にも樹脂が充填される。本工程では、両絶縁層としては、プリプレグを採用することができる。プリプレグとは、ガラス繊維等から成る織物に、エポキシ樹脂などを含浸させたものである。

第2図（D）を参照して、次に、積層シート10を貫通するようにガイド孔19を削孔する。具体的には、第2図（A）を参照して、積層シート10の4角付近の4カ所にガイド孔19を削孔する。ガイド孔19の削孔は、エッティングとレーザーの組み合わせ、または、ドリルにより行うことができる。ここで、ドリル孔19の位置を特定する為の位置合わせは、第2図（C）

に示す確認部 20 の位置を認識して行う。この確認部 20 は、ガイド孔 19 が形成される箇所に対応して設けられている。更に、確認部 20 は、第 2 の配線層 18 A の一部から成る。ガイド孔 19 の径は、数十ミクロン程度から 2 mm 程度の範囲でよい。

5 本工程では、認識部 20 は、上層の第 3 の導電膜 13 C により覆われているため、可視光線にてその位置を認識することは出来ない。このことから、認識部 20 の位置認識は X 線等を照射して行い、ドリルを位置あわせして開口させる。また、本工程での位置合わせは、積層シート 10 の外形寸法が所定の精度を満たしていたら、外形を基準にして行うことも可能である。

10 第 3 図を参照して、位置合わせを行うための確認孔 14 を露出させる。第 3 図 (A) は本工程での積層シート 10 の平面図であり、第 3 図 (B) から第 3 図 (D) は各ステップでの積層シート 10 の断面図である。

15 第 3 図 (A) を参照して、円形のガイド孔 19 の位置を認識してから第 3 の導電膜 13 C を部分的に除去することで、露出部 22 を形成する。具体的には、ガイド孔 19 の位置を基準として、第 3 の導電膜 13 C の表面にエッティングマスクをパターニングしてエッティングを行うことで、露出部 22 を形成する。また、本工程では、第 4 の導電膜 13 D についてついても同様の工程を行うことで、積層シート 10 の裏面にも露出部 22 を形成する。

20 露出部 20 の平面的な大きさは、確認孔 14 の断面よりも大きく形成される。具体的には、確認孔 14 の平面的大きさが 0.15 mm 径の円形であるのに対し、露出部 20 の平面的な大きさは 1.5 mm 程度の円形である。

また、本工程では、確認孔 14 周辺部が露出するように露出部 22 が形成される。

25 また、このように露出部 22 を確認孔 14 よりも大きくすることで、ガイド孔 19 による位置認識がラフにされても、確認孔 14 を露出部 22 の形成される領域内に位置させることが出来る。

第 3 図 (B) を参照して、次に、認識部 21 の位置を認識してから、レ

ーヤーにより確認孔 1 4 の露出を行う。具体的には、先ず、認識部 2 1 の位置を認識することで、レーザー照射器（図示せず）と確認孔 1 4 との相対的位置を調整した後に、レーザーの照射を行う。また、レーザーの照射は、積層シート 1 0 の表面のみから行っても良いし、両面から行っても良い。ここ  
5 で、確認孔 1 4 と連続して形成される保護部 2 4 とは鍔形を形成している。

第 3 図 (C) を参照して、確認孔 1 4 の周辺部には、導電膜から成る鍔状の保護部 2 4 が形成されている。即ち、確認孔 1 4 の側面に付着された金属膜 1 7 と連続するメッキ膜により保護部 2 4 が形成されている。この保護部 2 4 は金属から成るので、この領域にレーザー 2 3 が照射されても保護部  
10 2 4 は影響を受けない。

レーザー 2 3 は、確認孔 1 4 の領域よりも広い領域に照射が行われている。このことで、確認孔 1 4 が形成された領域以外の積層シート 1 0 の表面にレーザー 2 3 が照射された場合でも、その領域がレーザー 2 3 によるダメージを受けるのを防止することが出来る。

15 確認孔 1 4 の側壁は、メッキ膜から成る金属膜 1 7 より保護されている。従って、レーザー 2 3 が確認孔 1 4 の側壁に照射された場合でも、金属膜 1 7 によりレーザー 2 3 は反射されるので、確認孔 1 4 の側壁が浸食されてしまうのを防止することができる。

第 3 図 (D) を参照して、レーザー 2 3 を照射することにより各確認孔  
20 1 4 は絶縁膜 1 2 から露出される。また、レーザー 2 3 による確認孔 1 4 の露出は、各ユニット 1 1 について行われる。即ち、確認孔 2 1 が完全に露出され、しかも各ユニットの表面には、第 3 および第 4 の導電膜 1 3 C、1 3 D が残存する。

次に、第 4 図および第 5 図を参照して、絶縁層 1 2 を貫通して各配線層  
25 1 8 同士を接続する接続部 1 6 を新たに形成する。具体的には、形成予定の第 2 の接続部 1 6 B に対応する領域の第 3 の導電膜 1 3 C および第 2 の絶縁膜 1 2 B を部分的に除去し、その除去した領域にメッキ膜を形成することで、

第2の接続部16Bを形成する。また、同様の方法で、第3の絶縁膜12Cを貫通する第2の接続部12Bも形成する。

具体的には、第4図(A)を参照して、先ず、第3の導電膜13Cを被覆するようにエッチングレジスト25を塗布する。そして、露光マスク31を用いてレジスト25の露光を行う。露光マスク31は、ガラス等の透明性を有する基材の表面に遮光パターン32を有する。遮光パターン32の形状は、形成予定の第2の接続部16Bと逆転したパターン形状を有する。ここでは、光線30が照射されなかった箇所が残存するポジ型のレジストが、レジスト25として採用されている。ここで、ネガ型のものをレジスト25として採用することも可能である。

第4図(B)を参照して、上記露光の工程等によりパターニングされたレジスト25を介してエッチングを行うことで、第2の接続部16Bの領域に対応する第3の導電膜13Cが除去される。また、第2の接続部16Bの領域に対応する第4の導電膜13Dも除去される。

第4図(C)を参照して、確認孔14を用いた位置合わせの詳細を説明する。本形態では、露光マスク31の位置合わせは、確認孔14の中心部を基準として行う。具体的には、CCDカメラ等の撮像手段を用いて、確認孔14の形状を画像化する。この図では、画像化した状態の確認孔14の断面を示している。そして、確認孔14の外周部にて任意の3点の観測を行い、それらの位置を特定する。ここでは、第1観測点K1、第2観測点K2、第3観測点K3の観測を行い、それらの平面的な座標を特定する。更に、これらの点の座標値から、幾何学の定理により、確認孔14の中心点Cの座標を算出する。確認孔14の平面的形状は円形であるので、中心点Cの座標の算出は容易に行えるメリットがある。また、中心点を基準として、露光マスク31の位置合わせを行うことから、極めて位置精度が高い露光を行うことが出来る。

更に、第4の導電膜13Dの部分的除去を行うための露光も、確認孔1

4 の中心位置を基準として行っている。従って、同一の確認孔 1 4 を用いて、積層シート 1 0 の表面および裏面に塗布されたレジスト 2 5 の露光を行うので、両者の露光される相対的位置を精度良くすることができる。

次に、第 5 図を参照して、第 3 の導電膜 1 3 C から露出された第 2 の絶縁層 1 2 B の除去を行う。更に、第 4 の導電膜 1 3 D から露出された第 3 の絶縁膜 1 2 C の部分的除去も行う。図 5 (A) は積層シート 1 0 の平面図であり、第 5 図 (B) および第 5 図 (C) は積層シート 1 0 の断面図である。

第 5 図 (A) を参照して、各ユニット 1 1 の 4 角の近傍には確認孔 1 4 が形成されている。そして、ユニット毎に形成される接続部 1 6 の位置の特定は、その近傍に形成された確認孔 1 4 を用いて行う。確認孔 1 4 とユニット 1 1 とが近いほど、位置合わせの精度が向上するからである。

第 5 図 (B) を参照して、次に、レーザー 2 3 の照射を行って第 2 の絶縁膜を部分的に蒸発させることで、貫通孔 1 5 A を形成する。貫通孔 1 5 A の底部には、第 1 の配線層 1 8 A の上面が露出している。ここでも、レーザー 2 3 と積層シート 1 0との位置合わせは、確認孔 1 4 の中心点を基準として行っている。従って、第 1 の配線層 1 8 A と貫通孔 1 5 A との相対的な位置の精度は非常に良い。

第 5 図 (C) を参照して、次に、無電界メッキ処理および電解メッキ処理を行うことで、貫通孔 1 5 A にメッキ膜から成る第 2 の接続部 1 6 B を形成する。本工程のメッキ処理の詳細は、第 1 図 (F) を参照して説明した方法と同様である。本工程のメッキ処理では、確認孔 1 4 の内壁にもメッキ膜が形成される。確認孔 1 4 は円筒状を呈しているので、その内壁にメッキ膜が形成されることで断面は小さくなるが、円形状の断面形状は保持される。同様に、ガイド孔 1 9 の内壁にもメッキ膜が形成される。

第 6 図 (A) を参照して、次に、第 3 の導電膜 1 3 C および第 4 の導電膜 1 3 D のエッティングを行うことで、新たな電極や配線のパターンを形成する。具体的には、第 3 の導電膜 1 3 C の表面にエッティングレジスト 2 5 を塗

布した後に、露光マスク 3 1 を用いて露光行ってレジスト 2 5 のパターニングを行う。更に、パターニングされたレジスト 2 5 を介して、第 3 および第 4 の導電膜 1 3 C、1 3 D のエッチングを行う。ここでも、露光マスク 3 1 と積層シート 1 0との位置合わせは、確認孔 1 4 の中心点を認識すること 5 行う。

第 6 図 (B) を参照して、本工程での確認孔 1 4 の認識方法は、第 4 図 (C) を参照して説明した認識方法と基本的には同一である。ここでは、確認孔 1 4 の内壁にメッキ膜が形成されることで、その断面が小さくなっている。この図では、メッキ膜が内壁に形成される前の確認孔 1 4 の断面を V 1 10 で示した点線で示している。そして、内壁にメッキ膜が形成された後の確認孔 1 4 の断面を実線で示している。確認孔 1 4 の内壁に均一な膜厚のメッキ膜が形成されることで、確認孔 1 4 の断面積は小さくなっても、円形は保持されている。従って、本工程でも、確認孔 1 4 の周辺部にて、3 つの観測点 15 (第 1 の観測点 K 1、第 2 の観測点 K 2、第 3 の観測点 K 3) を観測することで、中心点 C の位置を正確に計測することが可能となる。

第 7 図を参照して次に、積層シート 1 0 の表面および裏面に露出する配線層 1 8 をソルダーレジストで被覆する。第 7 図 (A) は積層シート 1 0 の平面図であり、第 7 図 (B) から第 7 図 (D) は積層シート 1 0 の断面図である。

20 第 7 図 (B) を参照して、上記したエッチングの工程により、積層シート 1 0 の表面には、第 3 の配線層 1 8 C が形成され、積層シート 1 0 の裏面には第 4 の配線層 1 8 D が形成されている。

第 7 図 (C) を参照して、積層シート 1 0 の表面および裏面に形成された第 3 の配線層 1 3 C および第 4 の配線層 1 8 D が被覆されるようにレジスト 2 6 を形成する。レジスト 2 6 を形成する樹脂が、確認孔 1 4 およびガイド孔 1 9 に充填されても良い。

第 7 図 (D) を参照して、レーザーを用いた蒸発あるいはリソグラフィ

工程により、レジスト 2 6 に開口部 2 7 を設ける。この開口部 2 7 は、積層シート 1 0 の両面にも設けても良いし、片面のみに設けても良い。開口部 2 7 の底部には、第 3 の配線層 1 8 C または、第 4 の配線層 1 8 D が露出している。この開口部 2 7 の形成は、第 3 の配線層 1 8 C から成る確認部 2 8 の位置を認識することで行うことが出来る。更に、本工程でも、確認孔 1 4 の位置を基準として、開口部 2 7 の形成を行うことが出来る。

上記工程が終了した後に、一点鎖線で示す分割線 L 1 で積層シート 1 0 の分割を行うことで、各ユニット 1 1 の分離を行うことが出来る。この分離は、レーザーを用いて、配線層 1 8 が形成されていない領域の積層シート 1 0 を切断することで行うことが出来る。このことにより、切断を行う際の振動の発生を極力抑えて、各ユニット 1 1 の分離を行うことが出来る。以上の工程により、多層の配線構造を有する多層基板が完成する。また、各ユニットの分割は、開口部 2 7 を介して回路素子を積層シート 1 0 に固着した後に行っても良い。また、上記分離は、ルーターを用いた加工、プレス加工でも行うことが出来る。

次に、第 8 図 (A) を参照して、上記工程により製造された多層基板 3 6 を用いた実装構造を説明する。多層基板 3 6 の表面には、半導体素子である回路素子 3 3 B がろう材 3 4 を介して実装されている。ここでは、回路素子 3 3 B はフェイスダウンで実装されているが、金属細線を用いた固着構造を採用することも出来る。回路素子 3 3 A はチップ抵抗やチップコンデンサ等の受動素子であり、ロウ材 3 4 を介して多層基板 3 6 に固着されている。また必要により外部との接続手段であるリードまたはコネクタが実装されても良い。またモジュール基板として成り、ケース付けされない場合、半導体素子は、パッケージされた I C 、 C S P 等が実装され、ケース付けされる場合は、この他にベアチップが実装されても良い。

第 8 図 (B) を参照して、多層基板を使った半導体パッケージを説明する。ここでは、多層基板 3 6 の表面に上述した回路素子 3 3 が実装され、回

路素子 3 3 が封止されるように多層基板 3 6 の表面に封止樹脂 3 5 が形成されている。本発明の多層基板 3 6 は極めて薄型になっているので、このような多層基板を回路装置に適用させることで、薄型の回路装置を提供することが出来る。また近年では、 I C 自体が 5 0 0 ピン、 1 0 0 0 ピンと多ピン化傾向で且つ外部電極のサイズも微細で狭ピッチな傾向にある。よって多層基板を採用すれば I C 、ディスクリート素子、チップコンデンサ、チップ抵抗等を使った回路モジュール、いわゆる S I P が可能になる。

本発明の多層基板の製造方法によれば、最初に形成される導電膜に設けられた確認部の位置を認識して、 2 層目以降の導電膜のパターニングを行っている。従って、複数の配線層の形成を行う場合でも、最初に形成した 1 つの確認部により位置認識を行うので、層同士の相対的な位置を精度良くすることが出来る。更に、配線層同士を接続する接続部も、この確認部の位置を認識してから行っている。従って、接続部が形成される箇所の位置精度を向上させることが出来る。

更に本発明では、絶縁膜の両面に密着された導電膜から成る積層シートを貫通するように確認孔を設け、この確認孔を用いて次工程以降の位置合わせを行っている。従って、積層シートの両面に配線層を積層させた場合でも、いずれの配線層も同一の確認孔を用いて位置合わせを行うことから、配線層の位置精度を向上させることが出来る。更に、層同士の電気接続を行う部位である接続部の形成も、確認孔の位置を認識してから行うので、その位置精度を向上させることが出来る。

## 請 求 の 範 囲

- 1 . 配線および／または電極から成る配線層が絶縁材料を介して複数層形成される多層基板の製造方法において、第1層目の配線層に確認部を設け、第2層目以降の配線層を形成する際に、前記第1層目の前記確認部を基準にしてパターニングすることを特徴とする多層基板の製造方法。  
5
- 2 . 絶縁材料から成るコア部の両側に、配線および／または電極から成る配線層が絶縁され複数層形成される多層基板の製造方法において、前記コア部の少なくとも一方の面に形成された第1層目の配線層に確認部を設け、第2層目以降の配線層を形成する際に、前記第1層目の確認部を基準にしてパターニングすることを特徴とする多層基板の製造方法。  
10
- 3 . シート状の絶縁材料から成るコア部の両側に、配線および／または電極から成る配線層が絶縁され複数層形成される多層基板の製造方法において、前記コア部の両面に形成された第1層目の配線層を一部含み、コア部に対して垂直に貫通した確認部を設け、第2層目以降の配線層を形成する際に、前記第1層目の確認部を基準にしてパターニングすることを特徴とする多層基板の製造方法。  
15
- 4 . 確認部を基準として活用する時は、確認部の上層に形成されている絶縁材料および配線層は、取り除かれることを特徴とする請求の範囲第1項から第3項のいずれかに記載の多層基板の製造方法。
- 5 . 前記確認部は、上方から見て円形であることを特徴とする請求の範囲第1項から第3項のいずれかに記載の多層基板の製造方法。  
20
- 6 . 基準となる前記配線層の位置を、X線を用いて認識することを特徴とする請求の範囲第1項から第3項のいずれかに記載の多層基板の製  
25

造方法。

7 . コアとなる第 1 の絶縁膜の両主面に第 1 の導電膜が積層されたシートを用意する工程と、前記シートを貫通する円柱状の確認孔を穿設する工程と、前記確認孔を基準にして第 1 の接続部に対応する両前記第 5 1 の導電膜をエッティングし、露出した前記第 1 の絶縁膜を取り除いて第 1 の貫通孔を設ける工程と、前記第 1 の貫通孔および前記第 1 の導電膜の表面に導電皮膜を形成する工程と、前記確認孔を基準にして、前記両第 1 の導電膜をパターニングして第 1 の配線層を形成する工程と、前記シートの両面に第 2 の絶縁膜を介して第 2 の導電膜を形成する工程と、前記確認孔を露出し、第 2 の接続部に対応する前記第 2 の導電膜をエッティングし、露出した前記第 2 の絶縁膜を取り除いて第 2 の貫通孔を設ける工程と、前記第 2 の貫通孔および前記両第 2 の導電膜に導電被膜を形成する工程と、前記確認孔を基準にして第 2 の導電膜をパターニングして第 2 の配線層を形成する工程とを有することを特徴とする多層基板の製造方法。

10

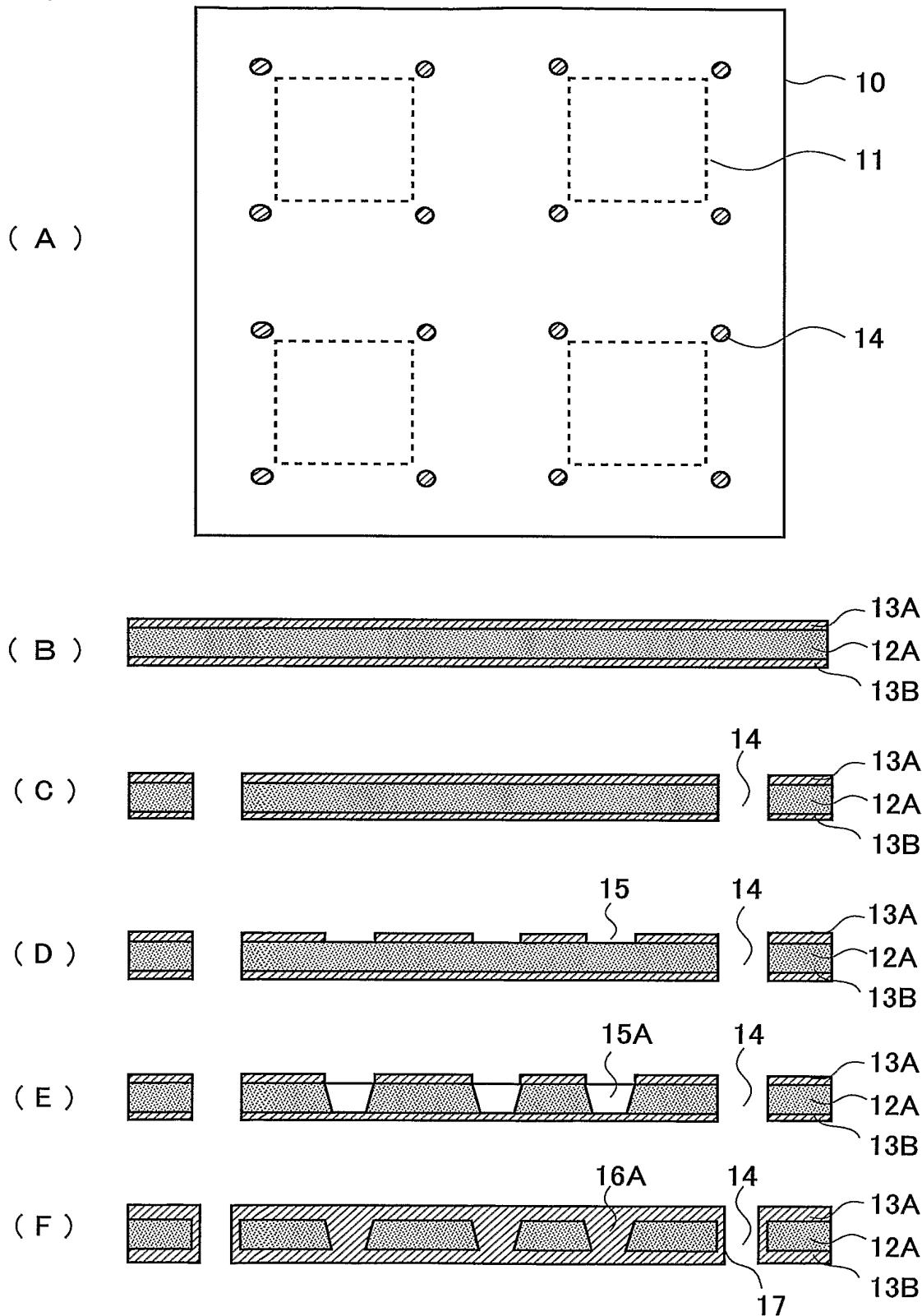
15

8 . 前記第 2 の導電膜の下に位置する前記確認孔は、X 線を用いて認識することを特徴とする請求の範囲第 7 項に記載の多層基板の製造方法。

9 . 前記確認孔を形成する第 1 の配線層は、開口部の周囲に鍔状に形成され、この鍔状の第 1 の配線層の内側にレーザーが照射されて、前記第 20 2 の絶縁膜が取り除かることを特徴とする請求の範囲第 7 項に記載の多層基板の製造方法。

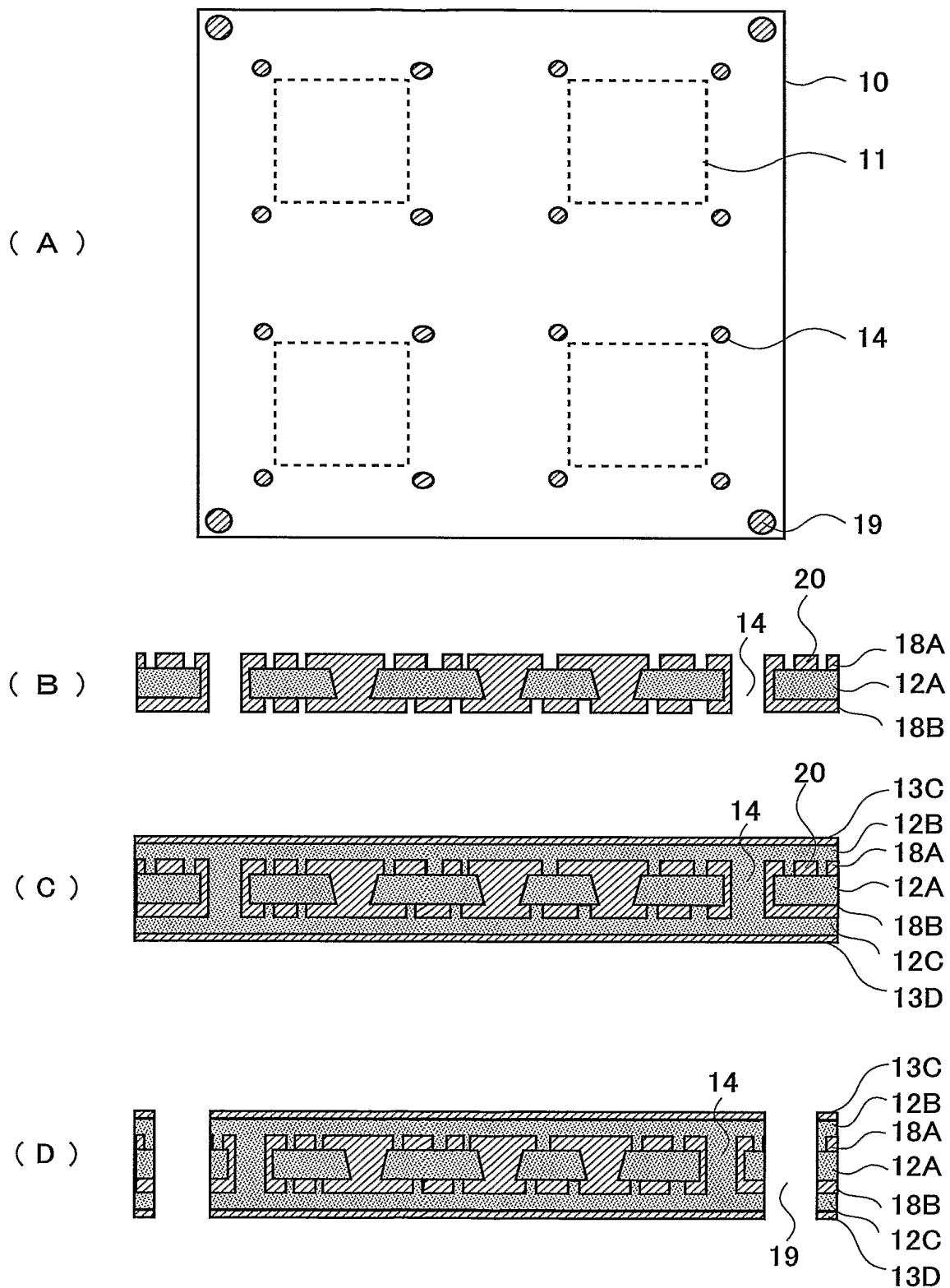
1/10

第1図



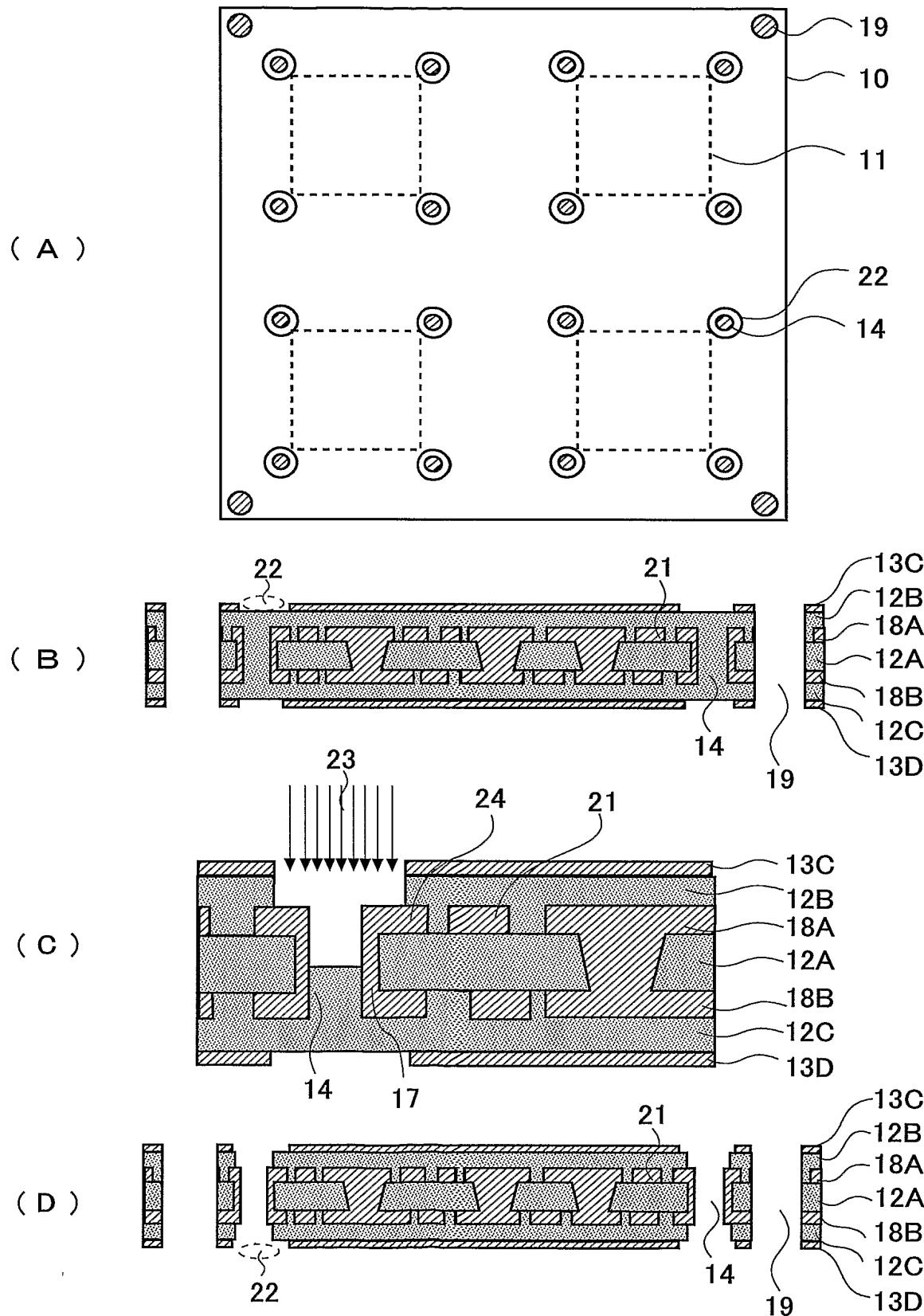
2 / 10

第 2 図



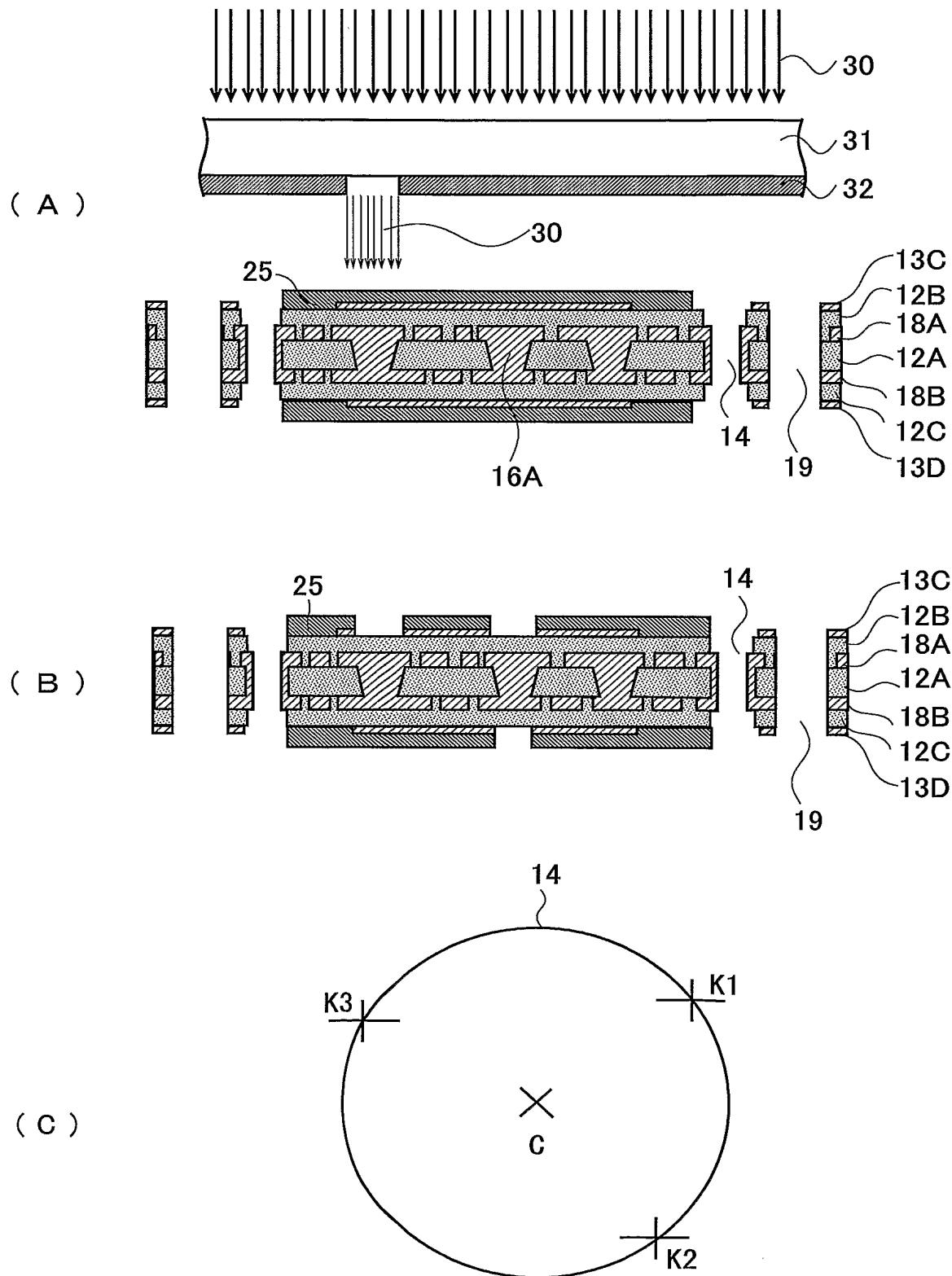
3/10

第3図



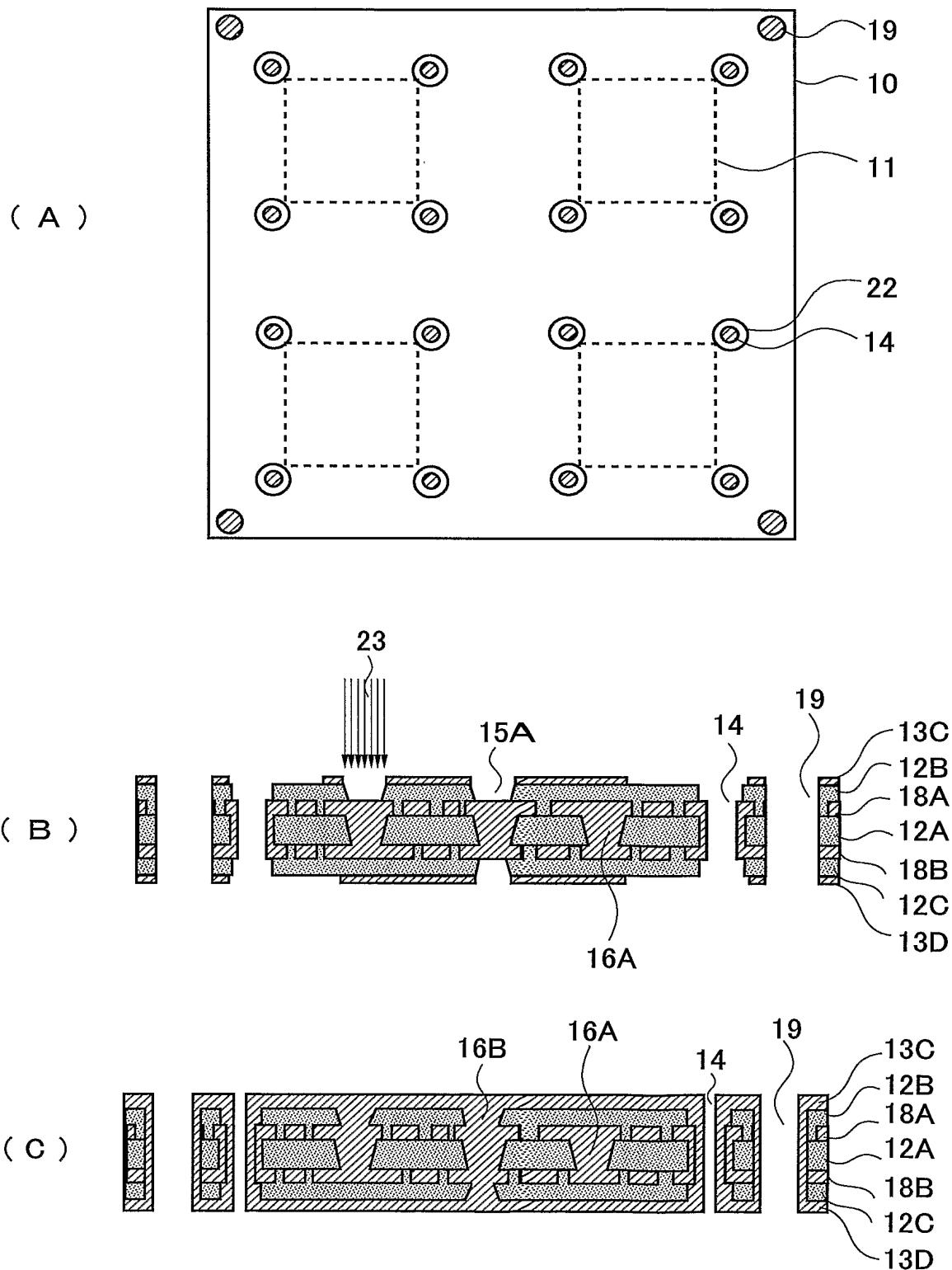
4/10

第4図



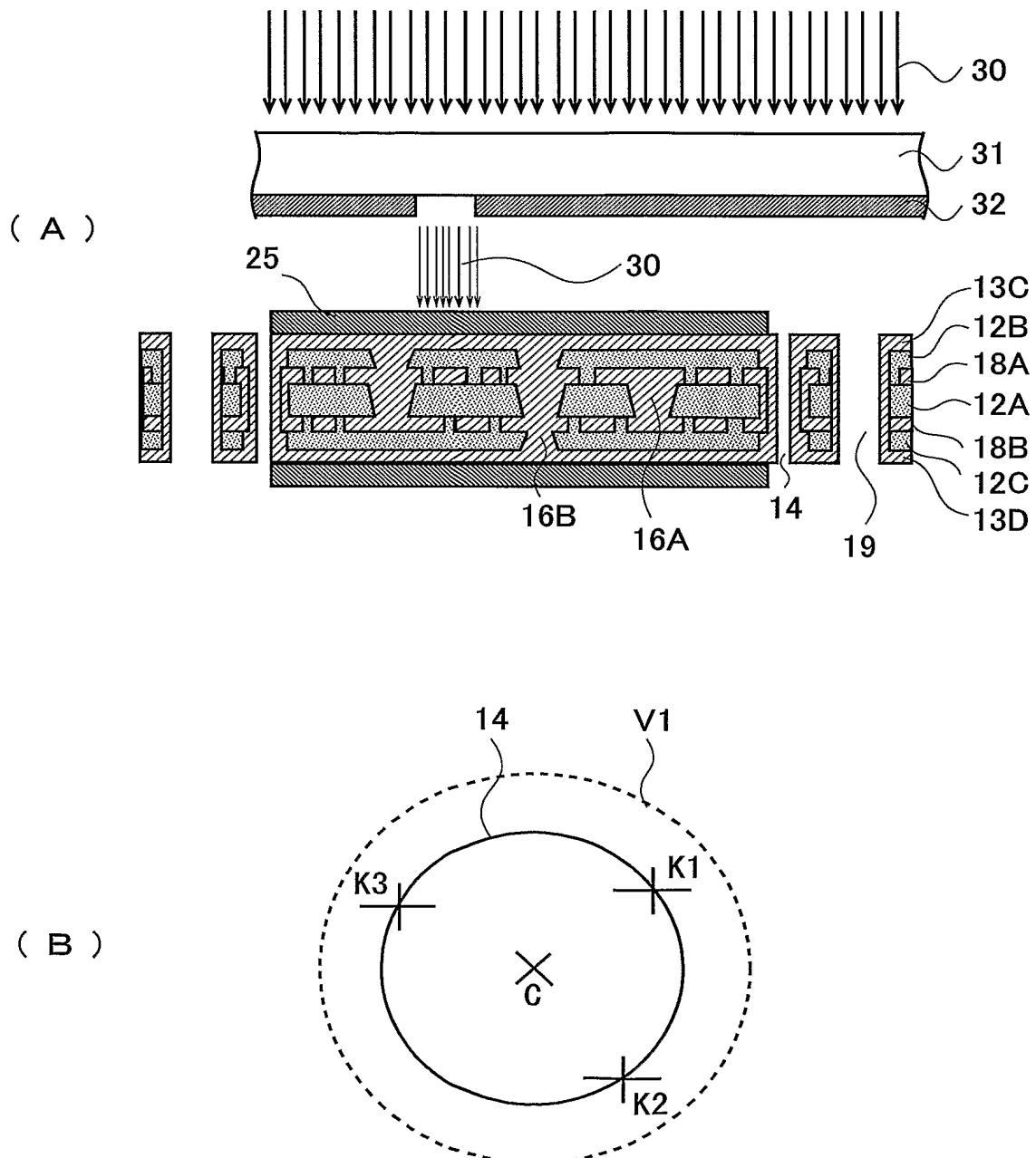
5/10

第5図



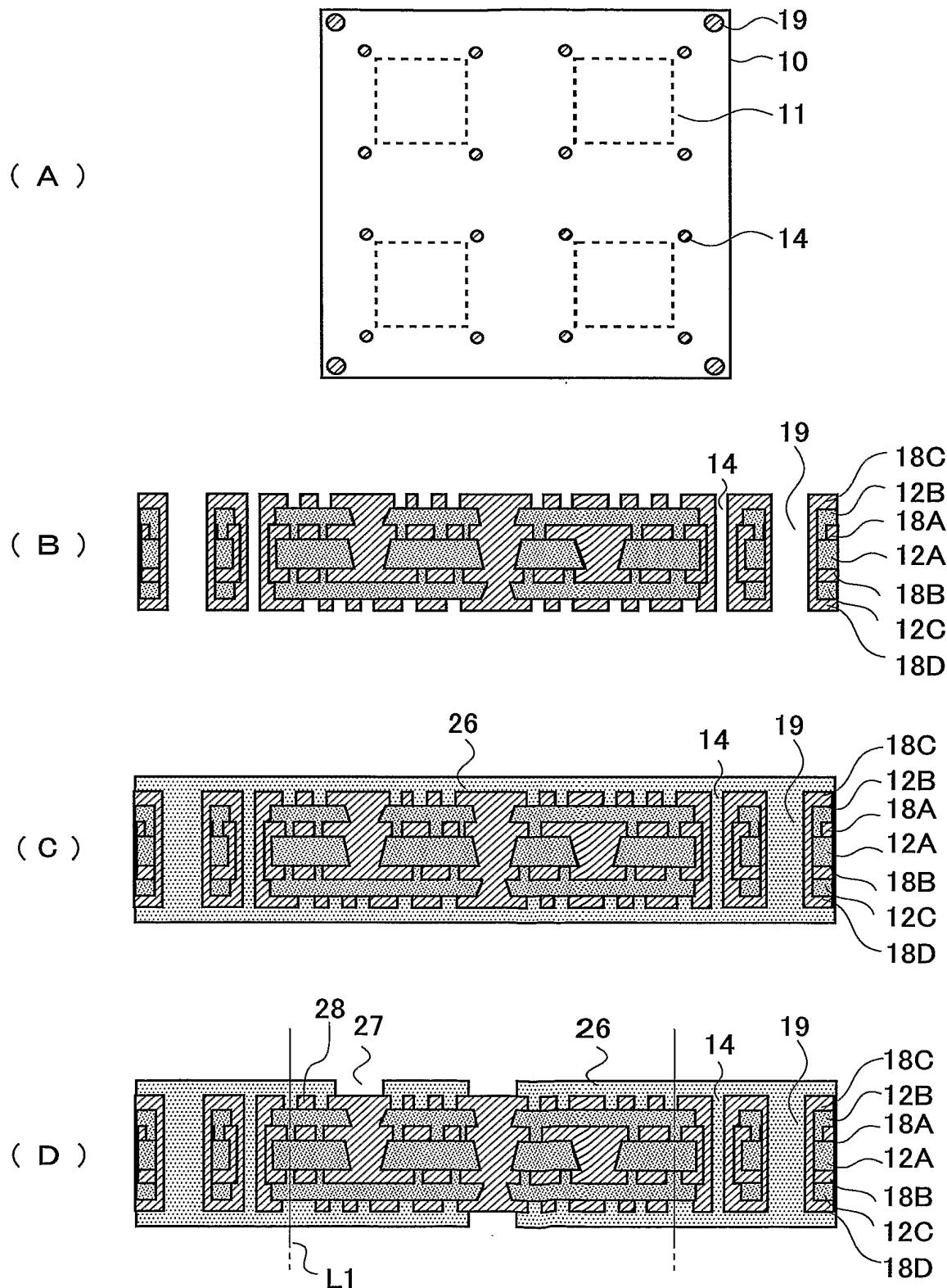
6/10

第 6 図



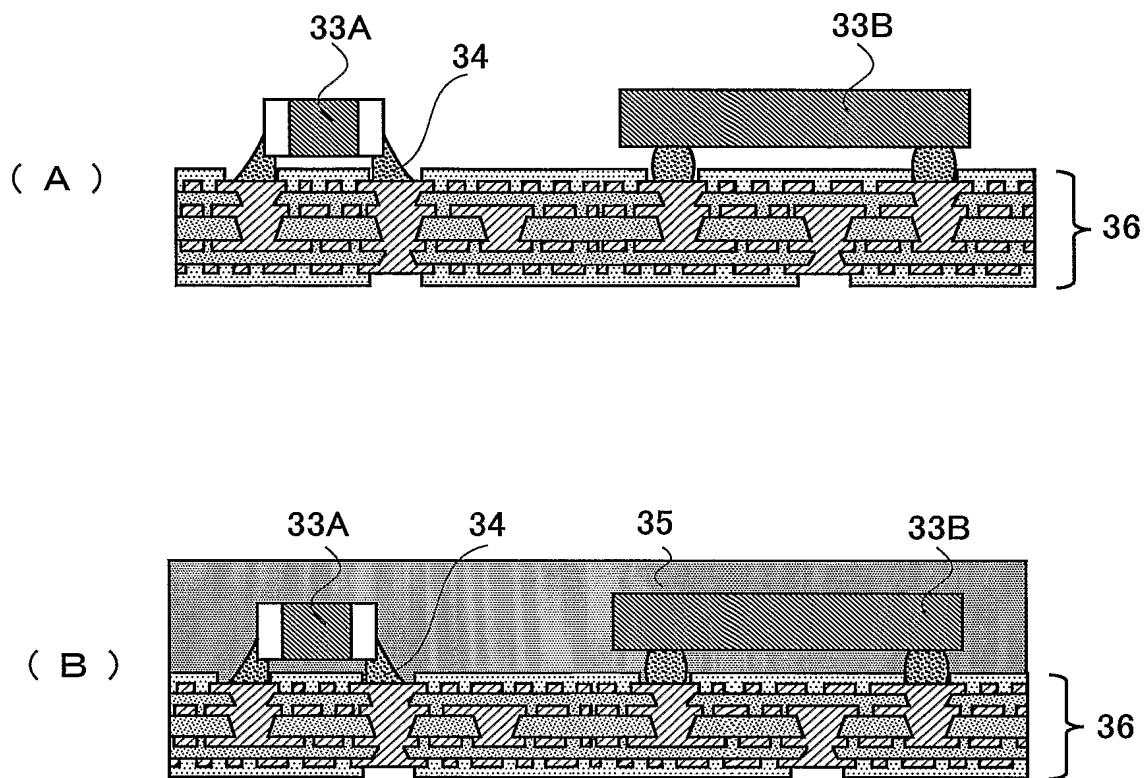
7/10

第 7 図



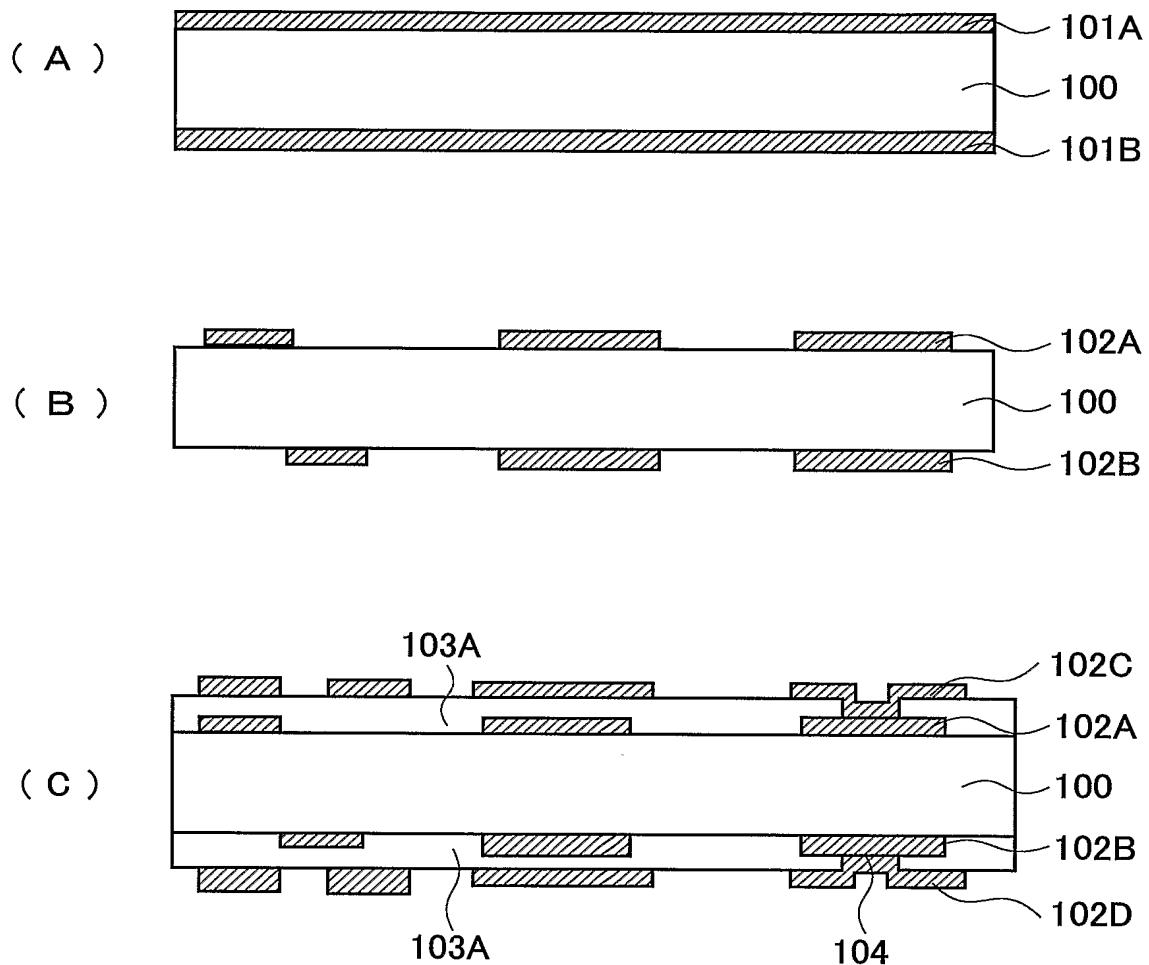
8/10

第 8 図



9/10

第 9 図



10/10

1 0	積層シート	2 7	開口部
1 1	ユニット	2 8	確認部
1 2 A	第1の絶縁膜	3 0	光線
1 2 B	第2の絶縁膜	3 1	露光マスク
1 2 C	第3の絶縁膜	3 2	遮光パターン
1 3 A	第1の導電膜	3 3 A	回路素子
1 3 B	第2の導電膜	3 3 B	回路素子
1 3 C	第3の導電膜	3 4	ロウ材
1 3 D	第4の導電膜	3 5	封止樹脂
1 4	確認孔	3 6	多層基板
1 5	露出部	1 0 0	基材
1 5 A	貫通孔	1 0 1 A	第1の銅箔
1 6 A	第1の接続部	1 0 1 B	第2の銅箔
1 6 B	第2の接続部	1 0 2 A	第1の配線層
1 7	金属膜	1 0 2 B	第2の配線層
1 8 A	第1の配線層	1 0 2 C	第3の配線層
1 8 B	第2の配線層	1 0 2 D	第4の配線層
1 8 C	第3の配線層	1 0 3 A	絶縁層
1 8 D	第4の配線層	1 0 4	接続部
1 9	ガイド孔	C	中心点
2 0	認識部	K 1	第1観測点
2 1	認識部	K 2	第2観測点
2 2	露出部	K 3	第3観測点
2 3	レーザー	L 1	分割線
2 4	保護部	V 1	メッキ膜が形成される 前の確認孔14の断面
2 5	レジスト		
2 6	レジスト		

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2005/003562

**A. CLASSIFICATION OF SUBJECT MATTER**

Int.Cl<sup>7</sup> H05K3/46

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> H05K3/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Jitsuyo Shinan Toroku Koho	1996-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2003-318535 A (Mitsui Chemicals, Inc.), 07 November, 2003 (07.11.03), (Family: none)	1-5
Y		7-9
X	JP 2002-290044 A (Sharp Corp.), 04 October, 2002 (04.10.02), (Family: none)	1-3, 5
X	JP 8-153976 A (Matsushita Electric Works, Ltd.), 11 June, 1996 (11.06.96), (Family: none)	1-3, 5, 6 7-9
Y	JP 2002-329964 A (Mitsubishi Paper Mills Ltd.), 15 November, 2002 (15.11.02), (Family: none)	7-9

Further documents are listed in the continuation of Box C.

See patent family annex.

\* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
31 May, 2005 (31.05.05)

Date of mailing of the international search report  
14 June, 2005 (14.06.05)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Faxsimile No.

Telephone No.

## A. 発明の属する分野の分類(国際特許分類(IPC))

Int. C17 H05K 3/46

## B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int. C17 H05K 3/46

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国登録実用新案公報	1994-2005年
日本国実用新案登録公報	1996-2005年

## 国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2003-318535 A (三井化学株式会社)	1-5
Y	07. 11. 2003 (ファミリーなし)	7-9
X	JP 2002-290044 A (シャープ株式会社) 04. 10. 2002 (ファミリーなし)	1-3, 5
X	JP 8-153976 A (松下電工株式会社)	1-3, 5, 6
Y	11. 06. 1996 (ファミリーなし)	7-9

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)  
 「O」口頭による開示、使用、展示等に言及する文献  
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」同一パテントファミリー文献

国際調査を完了した日 31. 05. 2005	国際調査報告の発送日 14. 6. 2005
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官(権限のある職員) 黒石 孝志 3S 9527 電話番号 03-3581-1101 内線 3389

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2002-329964 A (三菱製紙株式会社) 15. 11. 2002 (ファミリーなし)	7-9